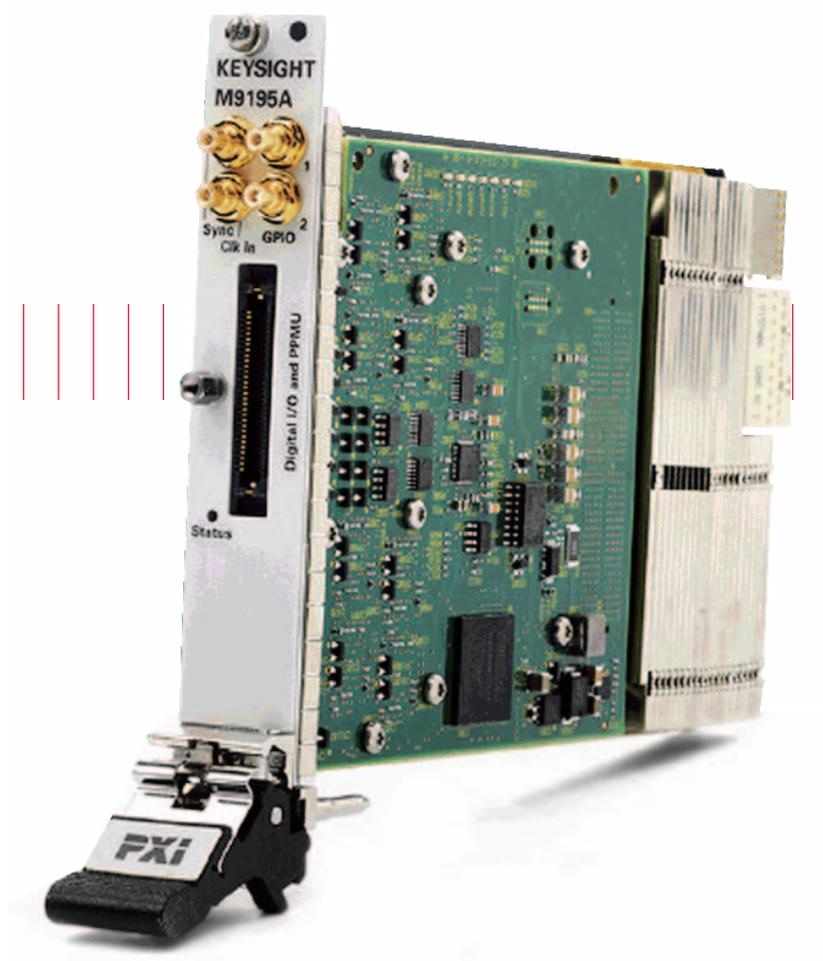


## Keysight Technologies

M9195A PXIeデジタル・ステイミュラス／  
レスポンス・モジュール(PMU搭載)：  
250 MHz、16チャンネル

Data Sheet



## 概要

Keysight M9195A PXIeデジタル・スティミュラス/レスポンス(PXI DSR)モジュールは、これまでになくレベルの高速デジタルテスト機能を備え、ICのデザイン検証/製造テスト環境に最適です。新しい16チャンネル、シングルスロットのPXIモジュールは、高度なパターン作成のために高性能パターンサイクリザを導入し、1サイクル当たり複数のドライブエッジなど、高度なタイミング機能を備えています。このため、エッジ配置やスティミュラス/レスポンス遅延を柔軟に設定して、タイミングマージンをテストしたり、ケーブル長を補正することができます。さらに、最大4つの独立したサイトでサイト毎に独立したシーケンスを使用できます。M9195Aに付属のソフトウェアツールを使用すれば、ベクターパラメータやパターンパラメータを変更できます。テストの再コンパイルやダウンロードは不要です。

その他のATE機能：

- 高速パターンアプリケーションと最高250 MHzのRZ(リターンゼロ)クロックレート
- 電圧レベルのピン毎のプログラミング
- リアルタイムでの比較、パラメトリック測定ユニット(PMU)
- 大容量ベクターメモリおよび柔軟なパターンシーケンス機能

PXI DSRモジュールを使用すれば、MIPI™ RFフロントエンドインタフェースなどの標準的なシリアルインタフェースや独自の平行・デバイス・インタフェースを簡単にエミュレートできます。テスト開発ソフトウェアツールを使用すれば、波形パターンを簡単に作成/編集したり、自動テスト作成アプリケーションを使って作成したパターンをインポートできます。



## アプリケーション

- PA/FEM半導体デバイスの検証/製造テスト用のRFFEバスエミュレーション
- 平行/シリアルデジタル制御を使用した無線通信デバイス
- 製品検証/製造テストでの自動テスト
- デバイス/ボード/シェルフテストのためのバックプレーンのエミュレーション
- デジタル・シリアル/平行・アプリケーション

## 主な特長

- 16個の双方向チャンネル、ピン毎にプログラム可能なロジックレベル
- ビット毎に非常に柔軟にタイミングを制御できるので、高速で正確な波形開発が可能
- ピン毎に構成変更可能なパラメトリック測定ユニット(PMU)
- シングル/マルチサイト構成
- パターンのオンザフライでの編集(テストの再コンパイル/ダウンロードは不要)
- 任意の順序実行が可能
- 大容量パターンメモリをチャンネル毎/サイト毎に柔軟に割り当て、メモリが必要なところに割り当てることが可能
- チャンネル遅延調整によるケーブル/フィクスチャの伝搬遅延の補正
- フラッシュプログラミング/ヒューズテスト用の4つの高電圧チャンネル
- フィクスチャリレー用の4つのオープンドレイン補助出力ピン
- 短時間でのテスト開発を実現する包括的なソフトウェア・ツールセット

## M9195Aのハードウェアの概要

### 個別チャンネル機能

16個の双方向チャンネルはそれぞれ、 $-1.5\text{ V} \sim +6.5\text{ V}$ の範囲のロジックレベルのプログラムが可能で、 $152\text{ }\mu\text{V}$ の分解能を備えています。チャンネル毎に4象限パラメトリック測定ユニット(PMU)を備えているため、FVMI、FIMV、FVMV、FIMI、FNMVモードを使用できます。PMUは $\pm 2\text{ }\mu\text{A} \sim \pm 40\text{ mA}$ の間の5種類の電流範囲を備えているため、漏れ電流を正確に測定できます。

各チャンネルをパラメトリック測定用に構成して、スタティックデジタル/I/Oピンとして使用したり、同期サイクリック・デジタル・データを用いることができます。デジタルチャンネル方向をデジタルベクター毎に柔軟に制御できます。サイクリックデータを用いれば、各ピンはRZまたはNRZモードで動作できます。1 nsのエッジ配置分解能も備えているので、ピン毎に出力遅延を調整してタイミング・マージン・テストを行ったり、レシーバー遅延を調整してケーブルの伝搬遅延を補正できます。

### マルチサイト機能

PXI DSRでは、シングルサイト構成(16個の同期チャンネル)かマルチサイト構成(4個の同期チャンネルを4セット)かを選択できます。マルチサイトモードでは、各サイトは独自の独立したシーケンスを持ちます。このため、サイトの独立したクロック動作により、同時テストに対応できます。マルチサイト機能はテスト開発を簡素化します。テストエンジニアがすべてのサイトに同時に対応する単一のテストを作成する必要はなく、ユーザーは1台のデバイスに集中するだけで済みます。作成した単一のデバイステストを、残りのテストサイトに対して簡単に繰り返すことができます。各サイトには、デジタルピンに加えて、高電圧ドライブチャンネルとリレー制御用のオープンドレイン制御チャンネルがあります。

### パラメトリック測定ユニット(PMU)

PMU機能はPXI DSRの16個の各チャンネルで使用可能で、DC電流/電圧を測定できます。PMUを個別に設定して、電圧を印加して対応する電流を測定したり、電流を印加して電圧を測定することができます。PMUは、低電流レンジの漏れ電流を測定したり、高電流レンジの低入力抵抗を測定できます。電圧印加/電流測定(FVMI)モードでは、PMUは単一のDUTピンの入力バイアス電流を測定できます。大電流アプリケーションでは、各チャンネルにリモートセンス機能があるので、接続ケーブルの電圧降下を考慮できます。

他のDUTピンをグランドに接続した状態でピンに電流を印加しながらピンの電圧を測定すること(FIMV)により、DUTの導通テストが行えます。FNMVモード(無印加/電圧測定)では、PMUをスキャン電圧計として使用することができます。PMUは、64サンプル、50 Hzまたは60 Hzアベレージング機能を内蔵し、電源ノイズを除去することにより、測定品質を改善できます。PMUは16ビット測定サブシステムを共有し、高速で正確な測定が可能です。



## 柔軟なデジタルパターン作成

内蔵のソフトウェアツールを使用すれば、定義済みのパターンを簡単に作成、編集、再利用できます。パターンのタイミングは、最大32個の波形テーブルを使用して制御されます。波形テーブル内の15個のユーザー定義のベクター文字はそれぞれ、以下のハードウェア動作の1つに変換されます: ハイ/ロー印加(U/D)、前の状態を継続(P)、印加停止(Z)、ハイ/ロー比較(H/L)、トライステートとの比較(T)、比較なし(X)。各ベクター周期には、デジタルステートの印加時に使用される2つのドライブエッジと、DUTからのデジタルデータの比較に使用される1つのレシーブエッジがあります。エッジ配置分解能を低く(1 ns)設定し、エッジ配置を周期毎に変えることができるので、オーバーサンプリングは不要です。2つのドライブエッジを使用すれば、2つのベクターがなくても、1つのベクターからクロックなどのRZフォーマットを簡単に作成できます。ドライブエッジは柔軟性が高く、ベクター文字を使用してベクター毎に変更したり、異なる波形テーブルを参照することによって変更することができます。

波形テーブルとエッジ配置分解能の組み合わせにより、パターンプログラミングが簡素化されます。変数と式を定義することができるので、タイミング関係とエッジ配置を同時に変更できます。

コンパイルが終わると、デジタルパターンはPXI DSRのオンボード・パターン・キャッシュに保存されます。PXI DSRは、テストスループットを高めるために、キャッシュのパターンを実行します。上位レベルのパターン・シーケンス・コマンドにより、タイミングセットを定義できる上位レベルのマクロ、パターンブロックの有限/無限ループ、パラレル/シリアル・パターン・マッチングによる条件付き実行、ソフトウェアトリガが使用できるようになります。

## 高度なタイミング機能

再コンパイルせずにキャッシュにダウンロードしたパターン値を変更できます。パターン値をパラレルベクターまたはシリアルパターンに置き換えることができます。これらの高度な機能を使用すれば、APIから直接パターンを簡単に変更できます。DUTの読取り/DUTへの書込みに使用するパターンテンプレートを作成して、APIから直接ベクター情報を提供することができます。

テストパターンを再コンパイルしなくても、変数をAPIレベルで変更できます。このため、パターンタイミングまたはレベルをAPIから直接制御できます。これらの高度な機能は、タイミングまたは電圧レベルのシュムプロットなどのテストアプリケーションに有効です。

## シリアル/パラレル・デジタル・バス・エミュレーション

PXI DSRは、柔軟なパターンタイミング機能とシーケンス機能を組み合わせて、標準的なシリアル/パラレルプロトコルとカスタム・シリアル・プロトコル(SPIやRFFEなど)を幅広くエミュレートできます。

## 包括的なソフトウェア・ツール・セット

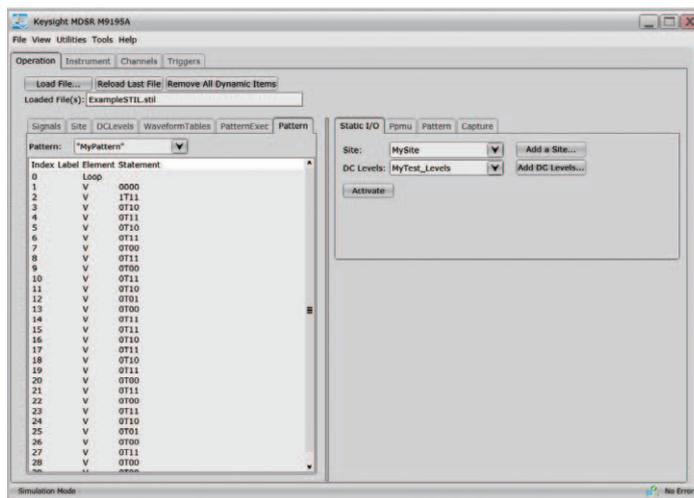
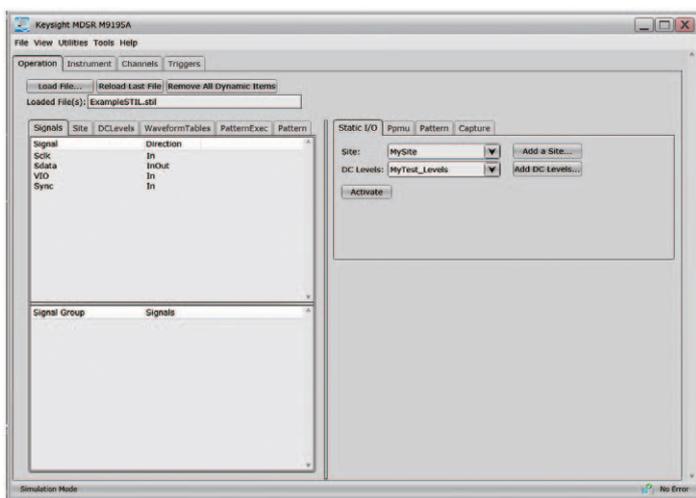
キーサイトでは、テストの開発段階でPXI DSRを設定/制御するためのドライバーやプログラミング環境を取り揃えています。

- ドライバー経由のフル機能、上位レベルのIVI-COM、IVI-C、LabVIEWプログラミングインタフェース
- パターンをプログラムで定義するためのIEEE-1450/ STIL、OpenXML(Excel)、またはテキスト・ファイル・フォーマット
- M9195A ソフトウェア・フロント・パネルによる対話形式でのテストの制御/デバッグ

これらのテスト開発ツールを効果的に組み合わせることにより、DUTのテストフローやテストの要件に対応できます。

### ソフトウェア・フロント・パネル(SFP)

SFPを使用すれば、テストパターンを簡単に開発/適用できます。また、主なテスト実行パラメータを変更したり、テストフィクスチャの接続性を補正することができます。パターンの開発中に、STIL、XML、またはバルク・データ・ファイルを対話形式でロードして実行できます。ロード時に、テストの構文が正しいか確認されます。SFPは、パターンのデバッグを容易にするために、エラーメッセージを作成します。SFPでは、各種実行/応答ログモードを制御できます。SFPでは、これらの機能だけでなく、同じIVIインタフェースドライバーの呼出しを使用できます。SFPによって開始された各機能は、後で通常のAPI環境で使用することのできるドライバー呼出しとして記録されます。



### IVIドライバーとLabVIEWドライバー

IVIドライバーセットを使用すれば、ハードウェアピンの割り当てからM9195Aを使用した波形パターンの作成/実行まで、DSRを使用したテスト開発のあらゆる側面をフル制御できます。ドライバーには、以下のための上位レベルのコマンドがあります。

- ベクターの定義を容易にするためのピン/チャンネル名の割り当て、信号方向、ピン/チャンネルのグループ化などの初期設定
- 電圧レベル、アクティブ負荷などの物理層の条件の設定
- シングル/マルチサイト構成の定義
- パターン定義と波形タイミング
- パターンシーケンス機能

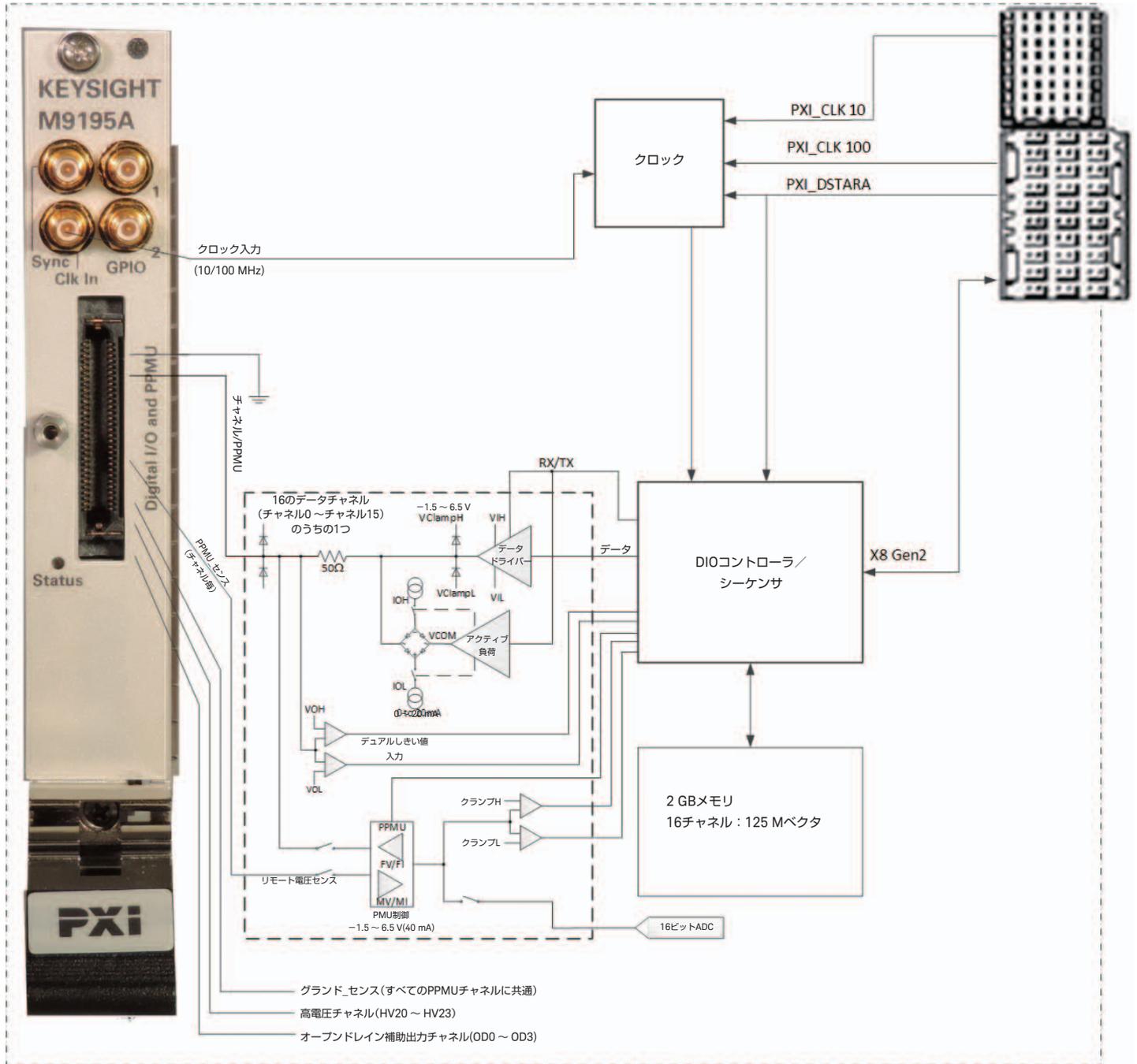


## XML(.xlsx)プログラミングインタフェース

XMLインタフェースにより、スプレッドシート形式のテストを開発/デバッグできます。STIL手法は、最新のスプレッドシートツールに採用されている複数のワークシートの概念に適合しています。各ワークシートはSTILの1つの機能(信号、波形テーブル、パターンなど)に対応しています。デジタルパターンは本質的に表形式なので、スプレッドシートで表現できます。スプレッドシートのインタフェースは柔軟で非常に使いやすく、初心者でもエキスパートでも簡単にデジタルテストを開発できます。式など標準的なスプレッドシートのツールはすべて、パターンの作成に役立ちます。このスプレッドシートインタフェースは、M9195Aのチャンネルの設定/制御にも使用できます。主な機能は、標準開発ツールとして付属しています。スプレッドシートテストは、SFPまたは関連するIVIコマンドを使用して実行できます。

Index	Control	Out[1]	Out[2]	Out[3]	Out[4]	Out[5]	Out[6]	Out[7]	
1	Pattern:MyFirstPattern								
2	# This is a basic pattern. Note that several could be reasonably defined								
3	# BTW, double slash for comment is a really bad choice for Excel. Better use something else								
4	#Additional tables would require a PatternBurst block to define the sequence for the patterns.								
5	Index	Control	Out[1]	Out[2]	Out[3]	Out[4]	Out[5]	Out[6]	Out[7]
6	1		1	1	1	1	1	1	
7	2		X	X	X	X	X	X	
8	3		0	1	0	0	0	0	
9	4		0	0	1	0	0	0	
10	5		0	0	0	1	0	0	
11	6	Label1:	0	0	0	0	1	0	
12	7		0	0	0	0	0	1	
13	8	GoTo Label1							
14	9		0	0	0	0	0	0	
15	10	Loop [10]							
16	11		0	H	H	H	L	L	
17	12		0	H	H	L	L	L	
18	13		0	H	L	L	L	L	
19	14		0	H	L	L	L	L	
20	15	EndLoop							

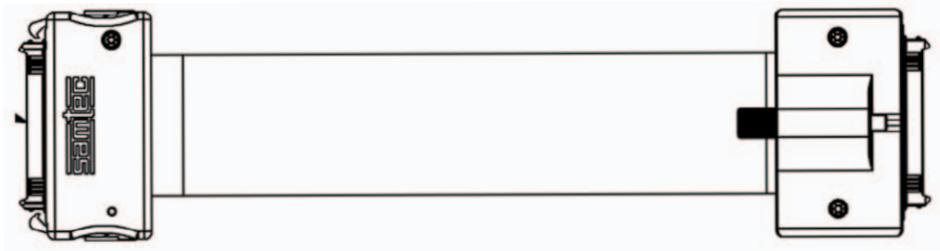
簡素化したブロック図



## アクセサリやケーブルは、正確で信頼性の高いデジタルIO接続を実現します

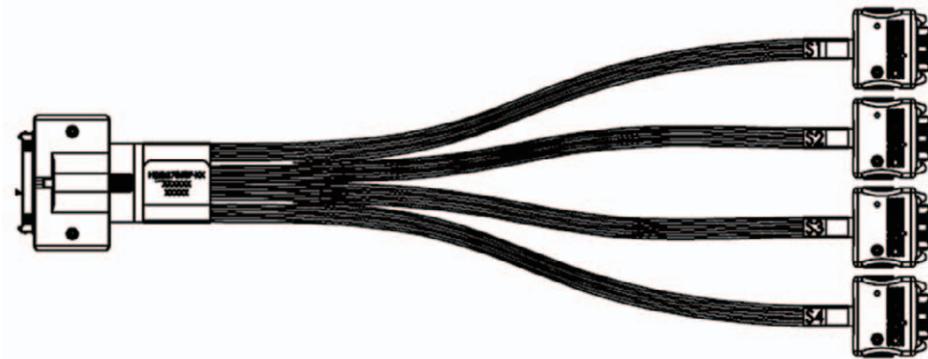
### シングルサイト(16チャンネル)信号ケーブル

- Y1245A(0.5 m)、Y1246A(1 m)、Y1247A(2 m)
- 16個のデジタルチャンネル、16個のPMUセンスチャンネル、4個の高電圧チャンネル、4個のオープン・ドレイン/グランドチャンネル用の60本のマイクロ同軸ライン
- スクイズラッチまたはつまみ付きネジカバーが付いたMale Edge Rate



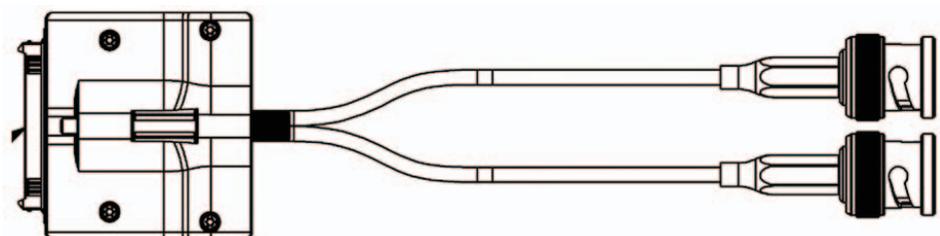
### マルチサイト(4チャンネル構成のサイト×4)用信号ケーブル

- Y1248A(1 m)またはY1249A(2 m)
- 16チャンネルを4つの独立したパーティション(コネクタ)に分割
- 各パーティションには、スクイズラッチが付いたEdge Rateコネクタ、デジタルチャンネル×4、PMUセンスチャンネル×4、高電圧チャンネル×1、オープン・ドレイン・チャンネル×1を装備
- つまみ付きネジカバー×4もオプションで用意



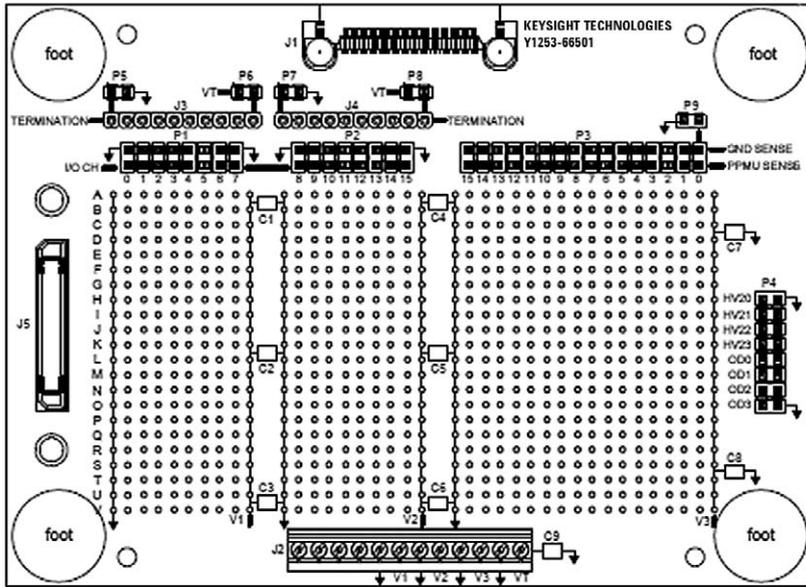
### 校正用フィクスチャ

- M9195AのフロントパネルからのオンボードADCと単一タイミングの校正に使用するY1252A。
- ハードウェアと手順を含む



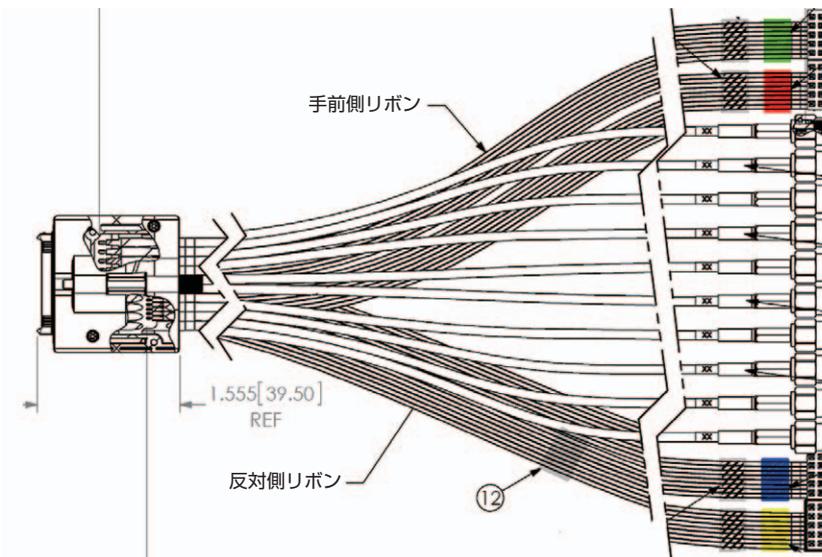
## 評価/プロトタイプングボード

- Y1253Aを使用すれば、プロトタイプ作成/デバッグのために個々の信号ピンにアクセス可能。
- ボードは、2.5 cmの信号ヘッダ・ブレイクアウト・ピン、対応する電源コネクタを備えたプロトタイプ領域、信号終端パッドで構成。
- 23 cm<sup>2</sup>のブレッドボード領域、電源/グランドを装備(16個のチャンネル、16個のPMUチャンネル、高電圧チャンネル、オープン・ドレイン・チャンネル用のヘッダを含む)。
- Y1253Aプロトタイプングボードは、シングルサイト、Y1246A/Y1247A、ケーブルのみに使用可能。



## SMAブレイクアウトケーブル

- Y1254A(1 m)またはY1255A(2 m)
- プロトタイプ作成/デバッグのために個々の信号ピン/チャンネルにアクセス可能
- SMAコネクタと低速信号用ヘッダ
- ケーブルは、シングルサイト構成とマルチサイト構成の両方で使用可能



## 仕様および特性の定義

仕様	保証されている性能。仕様には、予想される性能の統計分布、測定の不確かさ、環境条件による性能の変化を考慮するためのガードバンドが含まれています。すべての仕様および特性は、本書の「環境/規制適合」のセクションに掲載されている動作環境に適用されます。さらに、以下の条件が満たされる必要があります。 <ul style="list-style-type: none"> <li>- 測定器の電源を入れ、PXI DSRソフトウェアを実行した状態で30分経っていること。</li> <li>- 測定器の校正周期内であること。</li> <li>- 電源投入前の1時間、測定器を安定した周囲環境温度(0 °C ~ 45 °Cの範囲)で保管していること。</li> </ul> 本書の仕様はアスタリスク(*)で示されています。
特性	工場出荷前の製品に適合していることが求められる性能パラメータ。フィールドでは検証されておらず、製品保証の対象ではありません。特性には、仕様と同じガードバンドが含まれています。
代表値	電源投入の前後30分間の20 °C ~ 30 °Cの安定した温度での平均的な機器の期待される性能。ガードバンドは含まれていません。製品保証の対象ではありません。測定器が校正周期内である必要があります。
公称値	一般的な説明またはデザインパラメータ。これはテストされてなく、製品保証の対象ではありません。特に記載のない限り、本書に掲載されているデータは公称値です。
必要事項	適切に冷却するためには、シャーシに空スロットがある場合、Keysightスロットブロッカー (Y1212A)、フィルターパネル (Y1213A)、吸気モジュールキット(Y1214A)を使用してください。キーサイトのシャーシやフィルターパネルは、モジュールの温度性能を最適化します。 <p>40 °C以上の環境温度では、シャーシのファンを高に設定します。</p>
その他の情報	すべてのデータは、特に記載のない限り、室温で複数のユニットで測定されたもので、動作温度範囲内の代表的な製品性能を示しています。 <p>本書に記載されている仕様は、変更される場合があります。</p>

## 技術仕様と特性

<b>一般仕様</b>	
<b>モジュールの特性</b>	
バスインタフェース/互換性	PXI Express周辺機器モジュール(x1, x4, x8 PCIe®仕様v 2.1)
データチャンネル数	16、パーチャンネルパラメトリック測定ユニット(PPMU)
モジュール当たりのサイト数	1つの16チャンネルサイトまたは4つの4チャンネルサイト
データチャンネルの最高データレート	250 Mbps
データチャンネルの最高RTZクロック	250 MHz
高電圧チャンネル数	4
補助オープン・ドレイン・チャンネル数	4
GPIOチャンネル数	2 <sup>1</sup>
モジュールメモリ	2 GB(パターン、応答捕捉、シーケンス制御に割り当て)
<b>フロント・パネル・コネクタ</b>	
データ、オープンドレイン、HV、PPMU センス	ERC30
基準クロック入力(REF CLK IN)	SMBコネクタ
同期入力/出力(SYNC)	SMBコネクタ <sup>1</sup>
GPIO 1およびGPIO 2	SMBコネクタ <sup>1</sup>
<b>メカニカル特性</b>	
寸法 (高さ×幅×奥行き、mm単位)	3U/1スロットPXI規格 130.1×21.7×210 mm(コネクタおよび延長ハンドル装着時)
質量	482 g

1. 将来の拡張用に予約されています。

## 技術仕様と特性

DC電源要件		
DC電源	代表値	最大値
DC電源電流:		
+3.3 V	3.0 A	4.5 A
+12 V	2.8 A	3.2 A
消費電力(最大)	44 W	53 W

データチャンネルの特性		
特性	値	注記
*保証されている仕様を表します。		
データチャンネル数	16	
最大パターンメモリ	1チャンネル当たり125 Mベクター	
チャンネルタイプ	シングルエンド、グランド基準	
チャンネルインピーダンス	50 Ω	公称値
方向制御(入力、出力、入力/出力)	チャンネル毎、サイクル毎(周期)	
サイクル毎のデジタルステート	2つのドライブステート、1つのレシーバーステート	
プログラマブル・ドライブ・ステート	ハイ印加、ロー印加、終端	終端ステートは、アクティブ終端抵抗をドライブするか、反射クランプによって高インピーダンスになります
プログラマブル・レシーバー・ステート	ハイ比較、ロー比較、3ステート比較、比較オフ	3ステート: 上限しきい値の受信と下限しきい値の受信の間の信号レベル
プログラマブル電圧設定	チャンネル毎	
ドライブ/レシーブ電圧レンジ	-1.5 V ~ +6.5 V (16ビット、152 μVの分解能)	VIH-VIL ≥ 100 mV VIL(-1.5 V ~ +6.4 V) VIH(-1.4 V ~ +6.5 V)
ドライブ電圧精度*	±25 mV(VIH/VIL) DUT中心	最高精度(自動補正時の±5 °C以内)
レシーブ電圧精度*	±20 mV(VOH/VOL) DUT中心	ヒステリシスをオフ。最高精度(自動補正時の±5 °C以内)
チャンネル出力のショート電流制限値	±75 mA(公称値)	他のチャンネルとの組み合わせの場合、1モジュール当たり最大250 mA
チャンネル立ち上がり時間	<450 ps(1 Vpp、設定) <700 ps(3 Vpp、設定) <1250 ps(6 Vpp、設定)	50 Ω負荷、20 ~ 80 %、代表値
チャンネル立ち下がり時間	<450 ps(1 Vpp、設定) <700 ps(3 Vpp、設定) <1250 ps(6 Vpp、設定)	50 Ω負荷、20 ~ 80 %、代表値
最小検出可能電圧スイング、レシーブ	40 mV	公称値。ヒステリシスをオフ
高インピーダンスリーケージ、レシーブ	±2 μA	公称値。スタティック/ダイナミック・デジタル・モード
チャンネルの電源投入時の状態	高Z	
レシーバーヒステリシス設定	0 mV、50 mV、100 mV	
チャンネルジッタ	<25 ps rms	代表値。EPR*=1 ns
チャンネル間ジッタ	<25 ps rms	代表値。EPR*=1 ns

\* EPR=エッジ配置分解能

## 技術仕様と特性

データチャンネルの特性		
特性	値	注記
* 保証されている仕様を表します。		
アクティブ終端範囲	-1.5 V ~ +6.5 V (16ビット、152 $\mu$ Vの分解能)	50 $\Omega$ (VIT終端)
アクティブ終端確度*	$\pm 25$ mV(VIT)	最高確度(自動補正時の $\pm 5$ $^{\circ}$ C以内)
反射クランプ範囲	-2 V ~ +7 V (16ビット、152 $\mu$ Vの分解能)	VCH-VCL > 0.8 V VCL (-2 V ~ +6.2 V) VCH (-1.2 V ~ +7 V)
反射クランプ確度	$\pm 30$ mV (1 mA, VCH/VCL) $\pm 200$ mV (10 mA, VCH/VCL) $\pm 400$ mV (25 mA, VCH/VCL)	50 $\Omega$ 信号源インピーダンス(クランプ終端)。 特性確度(自動補正時の $\pm 5$ $^{\circ}$ C以内、信号源インピーダンス電圧降下を無視)
アクティブ負荷範囲(IOH/IOL)	0 mA ~ 25 mA (16ビット、762 nAの分解能)	他のチャンネルとの組み合わせの場合、1モジュール当たり最大250 mA
アクティブ負荷確度	$\pm 0.40$ mA(IOH/IOL)	特性確度(自動補正時の $\pm 5$ $^{\circ}$ C以内)
整流電圧レンジ	-1.5 V ~ +6.5 V -1 V ~ +5.5 V	IOL & IOH   $\leq$ 1 mA   IOL & IOH   $\leq$ 25 mA
整流電圧確度	$\pm 20$ mV(VCOM)	特性確度(自動補正時の $\pm 5$ $^{\circ}$ C以内)

高電圧チャンネルの特性		
特性	値	注記
* 保証されている仕様を表します。		
高電圧チャンネル数	4	
チャンネルタイプ	シングルエンド、グランド基準	
チャンネル制御	従属データチャンネルと共有	HVの制御情報については、ユーザーマニュアルを参照 HV20(CH 02と共有) HV21(CH 06と共有) HV23(CH 10と共有) HV24(CH 14と共有)
チャンネルインピーダンス	< 10 $\Omega$ (強制的に終端した場合) 50 $\Omega$ (ハイ印加またはロー印加時)	公称値
チャンネルの電源投入時の状態	パッシブ50 $\Omega$ 終端	
最大データレート	10 MHz	
プログラマブル電圧レンジ設定	チャンネル毎	
HVドライブ範囲	0 V ~ +13.5 V (16ビット、305 $\mu$ Vの分解能)	終端
HVドライブ確度*	$\pm 40$ mV(VHH)	最高確度(自動補正時の $\pm 5$ $^{\circ}$ C以内)
ドライブ電圧レンジ	-0.1 V ~ +6.5 V (16ビット、152 $\mu$ Vの分解能)	ハイ/ロー印加
ドライブ電圧確度*	$\pm 35$ mV(VIH/VIL)	最高確度(自動補正時の $\pm 5$ $^{\circ}$ C以内)
HVドライブセトリング時間	< 4 $\mu$ s (13.5 Vpp, 1 M $\Omega$ (1 nF) 負荷) < 350 $\mu$ s (13.5 Vpp, 1 M $\Omega$ (1 nF) 負荷)	最終値の1%にセトリングするまでの時間 代表値
HVチャンネルのショート電流制限値	$\pm 60$ mA(公称値)	他のチャンネルとの組み合わせの場合、1モジュール当たり最大250 mA。公称値

## 技術仕様と特性

高電圧チャンネルの特性		
特性	値	注記
* 保証されている仕様を表します。		
ドライブ立ち上がり時間	<9 ps (1 Vpp、設定) <10 ps (3 Vpp、設定) <11 ps (6 Vpp、設定)	50 Ω負荷、20 ~ 80 %、代表値
ドライブ立ち下がり時間	<9 ps (1 Vpp、設定) <10 ps (3 Vpp、設定) <11 ps (6 Vpp、設定)	50 Ω負荷、20 ~ 80 %、代表値
チャンネル当たりのドライブソース/シンク電流	±60 mA(公称値)	他のチャンネルとの組み合わせた場合、 1モジュール当たり最大250 mA

オープン・ドレイン・チャンネルの特性		
特性	値	注記
補助オープン・ドレイン・チャンネル数	4	
チャンネルタイプ	出力のみ、シングルエンド、グランド基準	
チャンネル終端	オープンドレイン	内蔵10 kΩプルアップ抵抗(+5 Vにプルアップ)
チャンネル当たりのシンク電流	1 A(最大)	公称値
チャンネルの電源投入時の状態	オフ	10 kΩプルアップ抵抗(+5 Vにプルアップ)
最大動作電圧	+12 Vdc	

## 技術仕様と特性

PPMUの特性		
特性	値	注記
* 保証されている仕様を表します。		
PPMUチャンネル数	16	
PPMUモード	V印加V測定、V印加I測定、I印加I測定、I印加V測定、 無印加V測定	
測定アベレーシングモード	なし、64回のアベレーシング、50 Hz 1 PLC、 60 Hz 1 PLC	
印加電圧レンジ	-2 V ~ +6.5 V (  Current   ≤ 4 mA) -2 V ~ +6 V (  Current   ≤ 25 mA) -2 V ~ +5.75 V (  Current   ≤ 40 mA) (16ビット、152 $\mu$ Vの分解能)	
印加電圧確度*	±10 mV	最高確度(自動補正時の±5 °C以内) グランドセン スをグラウンドに接続
測定電圧確度*	±10 mV	リモートセンスを使用。最高確度(自動補正時の ±5 °C以内、センス位置で1回のPLCアベレージ ング) グランドセンスをグラウンドに接続
印加電圧セトリング時間	<20 $\mu$ S(40 mAレンジ) <20 $\mu$ S(1 mAレンジ) <25 $\mu$ S(100 $\mu$ Aレンジ) <100 $\mu$ S(10 $\mu$ Aレンジ) <525 $\mu$ S(2 $\mu$ Aレンジ)	1 Vの立ち上がり/立ち下がりステップ(最終値の 1%にセトリングするまで、1 M $\Omega$ /1 nF負荷)。 代表値
印加電圧安定度	すべての電圧(1 $\mu$ F負荷)で安定	負荷容量を増やすことも可能ですが、電流のス ルーレートによって応答が制限されます。
電流レンジ	-40 mA ~ +40 mA (16ビット、2.44 $\mu$ Aの分解能) -1 mA ~ +1 mA (16ビット、61 nAの分解能) -100 $\mu$ A ~ +100 $\mu$ A (16ビット、6.1 nAの分解能) -10 $\mu$ A ~ +10 $\mu$ A (16ビット、610 pAの分解能) -2 $\mu$ A ~ +2 $\mu$ A (16ビット、122 pAの分解能)	他のチャンネルとの組み合わせの場合、1モジュール 当たり最大250 mA
印加電流確度*	±レンジの1 %	最高確度(自動補正時の±5 °C以内)。 リモートセンス切断
測定電流確度*	±レンジの1 %	最高確度(自動補正時の±5 °C以内、1回のPLCア ベレーシング)。リモートセンス切断
印加電流セトリング時間	負荷に依存	
チャンネル漏洩電力	±10 nA	代表値
リモートセンス	16チャンネル 1 GND	最高の確度を得るには、グラウンドセンスを測定位 置でグラウンドに接続する必要があります。
リモートセンス漏洩電力	±4 nA	代表値
印加電流/電圧クランプ範囲	-2 V ~ +6.5 V (16ビット、152 $\mu$ Vの分解能)	VCH > VCL VCL(-2 V ~ +4 V) VCH(0 V ~ +6.5 V)
印加電流/電圧クランプ確度	±50 mV	特性確度(自動補正時の±5 °C以内)

## 技術仕様と特性

### タイミング/トリガの仕様と特性

#### チャンネルクロック

独立クロックドメイン数	1(1つの16チャンネルサイトとして構成した場合)	独立クロック数は選択したサイト数に依存 4(4つの4チャンネルサイトとして構成した場合)
データチャンネルの最高RZクロックレート	250 MHz	
データチャンネルの最低RZクロックレート	5 mHz	
クロックジッタ	<25 ps rms	

#### 内部基準クロック

周波数	100 MHz
確度	±25 ppm
周期ジッタ	<2 ps rms
クロックソース設定	PXI_CLK100、PXIe-DSTARA、CLK IN

#### 外部基準クロック入力(SMBフロントパネル)

入力周波数	10 MHzまたは100 MHz	
入カインピーダンス(CLK IN)	50 Ω	公称値、AC結合
出力電圧レンジ(CLK IN)	+1.8 Vpp ~ +3.3 Vpp	
ロックレンジ確度	±25 ppm	
デューティサイクル	40 ~ 60 %	

#### チャンネルタイミング(チャンネル毎)

波形タイミング変更	ベクター毎	
エッジ配置分解能(EPR)	最小1 ns	波形テーブルの周期に依存
テスト当たりのスティミュラス遅延分解能 :		エッジ配置分解能(EPR)はテスト始動時の仕様 です。
- EPR ≥ 1 ns および ≤ 1.3 ns の場合	24 ps	
- EPR > 1.3 ns の場合	EPR	
テスト当たりのスティミュラス遅延レンジ	254 × EPR	
テスト当たりの応答遅延補正分解能 :		エッジ配置分解能(EPR)はテスト始動時の仕様 です。
- EPR ≥ 1 ns および ≤ 1.3 ns の場合	24 ps	
- EPR > 1.3 ns の場合	EPR	
テスト当たりの応答遅延補正レンジ	254 × EPR	

#### トリガ特性

トリガソース	ソフトウェア(API方式)
--------	---------------

#### 波形特性

波形テーブル数	32
波形文字数	15(ユーザー定義可能)
波形発生反復回数	1回、n回、無限
ポスト・トリガ・サンプリングの受信	0 ~ フルレコード波形

## 技術仕様と特性

環境特性		
動作時および保管時の条件	動作時	保管時
温度	0 ~ 45 °C	-40 ~ +70 °C
湿度	最大80 % (40 °C、非結露)	
高度	3,000 m (2,000 mより上では、最高温度が5 °C低下)	
校正間隔	1年 : キーサイトのサービスセンターに返送するか、校正用フィクスチャを使用	
メカニカル仕様		
動作時振動	5 ~ 500 Hz : 0.21 g(rms)、ランダム	
正弦波振動	5 ~ 500 Hz : 0.5 g (0 ~ ピーク)、正弦波掃引	
ランダム振動	5 ~ 500 Hz : 2.09 g(rms)、ランダム	
輸送時の衝撃	125 G、8.6 m/s、台形パルス	
エンドユーザー取り扱い時の衝撃	1.6 m/s、<3 msの持続時間、半正弦波パルス	
ウォームアップ時間	30分	

本製品は、Keysight環境試験マニュアルに基づいた型式試験が行われ、保管、輸送、使用の際の環境ストレスに対して耐性があることが検証されています。このようなストレスの例として、温度、湿度、衝撃、振動、高度、電源条件などがあります。テスト手法はIEC 60068-2に準拠し、レベルはMIL-PRF-28800F Class 3相当です。

### 規制適合

#### 安全規格

IEC/EN 61010-1  
米国 : ANSI/UL 61010

#### EMC

IEC 61326-1

## ソフトウェア情報

サポートされているオペレーティングシステム	Microsoft Windows 7(32/64ビット)
規格に準拠したドライバー	IVI-COM、IVI-C、MATLAB
サポートされているアプリケーション開発環境(ADE)	VisualStudio(VB.NET、C#、C/C++)、VEE、LabVIEW、LabWindows/CVI、MATLAB
Keysight IOライブラリ(バージョン16.3以降)	内容 : VISAライブラリ、Keysight Connection Expert、IOモニター
Keysight Command Expert	測定器の制御(SCPIまたはIVI-COMドライバー)

## オーダー情報

モデル	概要
<b>M9195A</b>	<b>PXIeデジタル・スティミュラス/レスポンス・モジュール(PPMU搭載) : 250 MHz、16チャンネル</b>
M9195A-M12	メモリ、チャンネル当たり125 Mb
M9195A-S04	マルチサイト構成
M9195A-SR2	最高クロックレート、250 MHz
アクセサリ/ケーブル	
Y1245A	シングルサイトDSRケーブル : 0.5 m
Y1246A	シングルサイトDSRケーブル : 1 m
Y1247A	シングルサイトDSRケーブル : 2 m
Y1248A	マルチサイトDSRケーブル : 1 m
Y1249A	マルチサイトDSRケーブル : 2 m
Y1252A	DSR校正用フィクスチャ
Y1253A	DSR評価/プロトタイピングボード
Y1254A	DSR SMAブレイクアウトケーブル : 1 m
Y1255A	DSR SMAブレイクアウトケーブル : 2 m

## 関連製品

M9381A PXIeベクトル標準信号発生器 : 1 MHz ~ 3 GHz/6 GHz  
M9393A PXIe高性能ベクトル・シグナル・アナライザ : 9 kHz ~ 27 GHz  
M9371A PXIeベクトル・ネットワーク・アナライザ、300 kHz ~ 6.5 GHz  
M9300A PXIe周波数基準 : 10 MHzおよび100 MHz  
M9018A PXIe 18スロットシャーシ  
M9037A PXIe高性能組込みコントローラ

#### myKeysight



[www.keysight.co.jp/find/mykeysight](http://www.keysight.co.jp/find/mykeysight)

ご使用製品の管理に必要な情報を即座に手に入れることができます。

[www.pxisa.org](http://www.pxisa.org)



PXI (PCI eXtensions for Instrumentation) モジュール測定システムは、PCベースの堅牢な高性能測定/自動化システムを実現します。

[www.keysight.com/go/quality](http://www.keysight.com/go/quality)



Keysight Technologies, Inc.  
DEKRA Certified ISO 9001:2008  
Quality Management System

#### 契約販売店

[www.keysight.co.jp/find/channelpartners](http://www.keysight.co.jp/find/channelpartners)

キーサイト契約販売店からもご購入頂けます。

お気軽にお問い合わせください。

PCI-SIG<sup>®</sup>、PCIe<sup>®</sup>、PCI Express<sup>®</sup>は、PCI-SIGの登録商標/サービスマークです。

[www.keysight.co.jp/find/m9195a](http://www.keysight.co.jp/find/m9195a)

[www.keysight.co.jp/find/modular](http://www.keysight.co.jp/find/modular)

### キーサイト・テクノロジー合同会社

本社 〒192-8550 東京都八王子市高倉町9-1

#### 計測お客様窓口

受付時間 9:00-18:00 (土・日・祭日を除く)

TEL ☎ 0120-421-345 (042-656-7832)

FAX ☎ 0120-421-678 (042-656-7840)

Email [contact\\_japan@keysight.com](mailto:contact_japan@keysight.com)

ホームページ [www.keysight.co.jp](http://www.keysight.co.jp)

記載事項は変更になる場合があります。  
ご発注の際はご確認ください。